

1B 开发板用户手册

文件状态： [☒] 草稿 [] 正式发布 [] 正在修改	文件标识：	1B 开发板用户手册
	保密级别：	☒ 高 ☐ 中 ☐ 低
	文档版本：	
	部门名称：	
	发布日期：	

版 本 历 史

版本	日期	备注
1.0		创建

龙芯中科技术有限公司

北京市海淀区中关村科学院南路 10 号 100190

电话: +86 10—6254 6668

传真: +86 10—6260 0826

网站: www.loongson.cn

目录

1B 开发板用户手册	1
第一章 前言	4
1.1 说明	4
1.2 名词解释	4
第二章 1B 开发板介绍	5
2.1 开发板简介	5
2.3 开发板硬件资源	7
2.4 硬件介绍	9
2.4.1 CPU	9
2.4.2 DDR2	9
2.4.3 Nand Flash	10
2.4.4 LCD	10
2.4.5 USB2.0	10
2.4.6 AC97	10
2.4.7 MAC	11
2.4.8 SPI	11
2.4.9 UART	11
2.4.10 I2C	12
2.4.11 PWM	12
2.4.12 CAN 总线	13
2.4.13 实时时钟 RTC	13
2.4.14 EJTAG 接口	13
2.4.16 LED 系统指示灯	14
2.5 开发板硬件应用说明	16
第三章 1B 开发板使用说明	18
3.1 开发板快速上手指南	18
3.1.1 外部接口的连线	18
3.1.2 以下接软件部分	19

第一章 前言

1.1 说明

说明 1:

主机终端的命令表示方式为：在命令前加“#”符号。

如创建目录：`#mkdir -p /loongson/buildfs`

开发板的串口终端命令表示方式为：当进入 BIOS (PMON) 操作后在命令前加“PMON>”符号；当进入文件系统后在命令前加“\$”符号。

如在 BIOS (PMON) 查看环境变量：`PMON>set`

如 PWM 的测试例子程序：`$/test-pwm`

说明 2:

所有需要 su 权限的命令，但开头无“sudo”的命令行的权限均为“su”超级用户。使用“sudo su”

命令可以转变为超级用户权限。

说明 3:

文档“**注意**”部分的字体用红色表示，“**提示**”部分的字体用蓝色表示，“**注释**”部分的字体用橙色表示。

说明 4:

需要使用源码包的步骤，在开始就注明了源码包位置。

比如：源码包位置：`Loongson_1B/BSP/Pmon/1b-pmon.tar.gz`

1.2 名词解释

名词	含义
PMON	一个兼有 BIOS 和 boot loader 部分功能的开放源码软件，引导系统启动

第二章 1B 开发板介绍

2.1 开发板简介

LS1B 开发板是一款采用龙芯 1B 高性能通用处理器的嵌入式应用产品。LS1B 芯片是基于 GS232 处理器核的片上系统，具有高性价比，可广泛应用于工业控制、家庭网关、信息家电、医疗器械和安全应用等领域。1B 采用 SMIC0.13 微米工艺实现，采用 Wire Bond BGA256 封装。

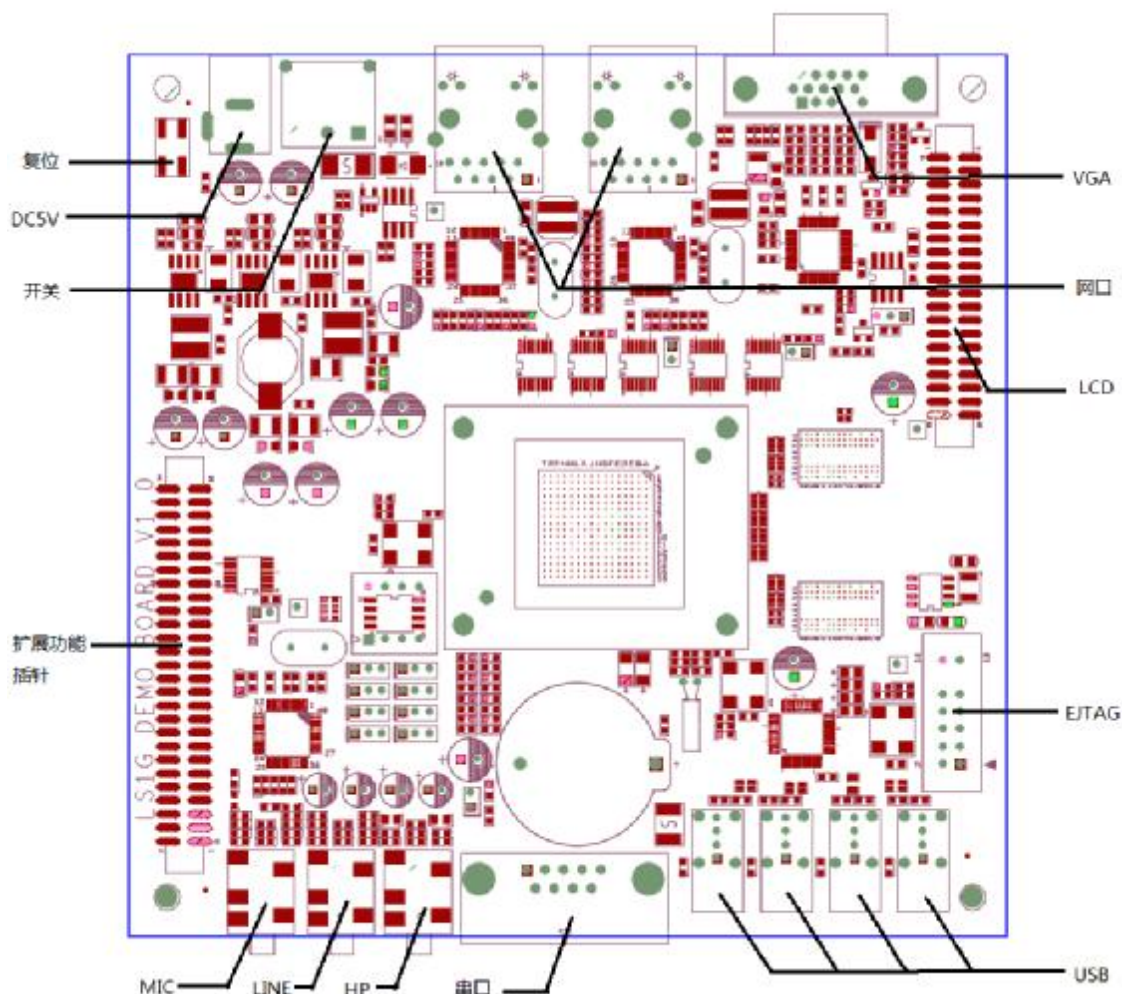
LS1B 开发板采用高密度 6 层板设计，尺寸为 130*130mm。它集成了 256MB DDR2 SDRAM，128MB SLC Nand flash 存储器，支持 SPI Flash 启动，采用 5V 供电，板载有丰富的各种常见接口资源，在设计上，工程师尽量把芯片的各项功能通过复用或直联的方式显示出来，方便客户设计验证。

LS1B 开发板功能全面，体积小巧，可以让用户满足快速增长计算机技术和通信应用的需求。云终端主板搭配相应的云终端软件，使用一台 X86 服务器可以让 40-50 台云终端形成相应的办公环境，大大减少办公设备的投入。在中小企业、政府和金融行业等应用比较广泛。

2.2 开发板外观



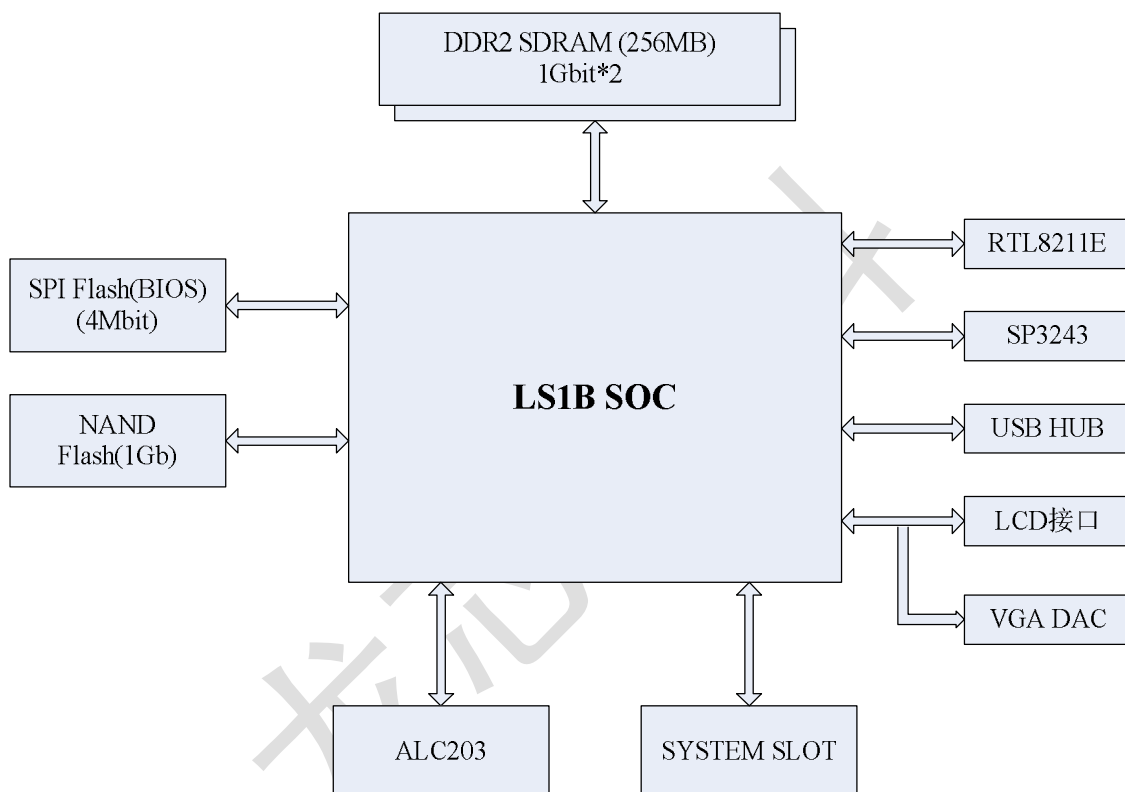




2.3 开发板硬件资源

硬件资源	
名称	描述
处理器	龙芯 1B, 主频 200-233MHz, 可配置到 266MHz
存储器	SPI FLASH, SST25VF080B-50-4C-S2AF(8Mb) SLC nand flash, 128MB, K9F1G08U0C-PCB0 128MB DDRII SDRAM, K4T1G164QE-HCF7 (1Gb)
调试接口	1 个 14 针 EJTAG 接口
I/O 接口	音频接口, 立体声音频 LINE_OUT/LINE_IN/MIC_IN 接口 (ALC203) 4 个单功能串口, 2 个全功能串口, 波特率高达 115200bps 10M/100M 自适应网口两个 (RTL8211E, 带发送和接收指示灯) 内部实时时钟 (带备用纽扣电池) USB 2.0 HOST 接口 x4 2 路 PWM 接口 1 路 I2C 接口

	1 路 SPI 接口（支持 3 个 CS） 2 路标准 CAN 接口
显示	1 个 40 针 LCD 接口引出了 LCD 控制器 1 个标准 VGA 接口，最大分辨率支持 1920*1080
按键	1 个复位按键
电源	直流电源适配器供电（5V 2A）
其他	1 个 54 针扩展功能插针



2.4 硬件介绍

2.4.1 CPU

龙芯 1B 一款实现 MIPS32 兼容且支持 EJTAG 调试的双发射处理器，通过采用转移预测、寄存器重命名、乱序发射、路预测的指令 CACHE、非阻塞的数据 CACHE、写合并收集等技术来提高流水线的效率。

1B 芯片具有以下关键特性：

- | 集成一个 GS232 双发射龙芯处理器核，指令和数据 L1 Cache 各 8KB
- | 集成一个 24 位 LCD 控制器，最大分辨率可支持到 1920*1080@60Hz/16bit
- | 集成 2 个 10M/100M/1000M 自适应 MAC
- | 集成 1 个 32 位 133MHz DDR2 控制器，兼容 16 位 DDR2
- | 集成 1 个 USB 2.0 接口，兼容 EHCI 和 OHCI
- | 集成 1 个 8 位 NAND FLASH 控制器,最大支持 32GB
- | 集成中断控制器，支持灵活的中断设置
- | 集成 2 个 SPI 控制器，支持主从模式，支持系统启动
- | 集成 AC97 控制器
- | 集成 1 个全功能串口、1 个四线串口和 10 个两线串口
- | 集成 3 路 I2C 控制器，兼容 SMBUS
- | 集成 2 个 CAN 总线控制器
- | 集成 62 个 GPIO 端口
- | 集成 1 个 RTC 接口
- | 集成 4 个 PWM 控制器
- | 集成看门狗电路



2.4.2 DDR2

- | 16 位 DDR2 SDRAM 存储器
- | 采用 2 片三星的 K4T1G164QE-HCF7 (1Gb)芯片，总容量为 256MB
- | BGA 的封装，不易脱焊，长期使用更可靠
- | 部分信号线采用蛇形走线，为了兼顾等长布线而设，使信号更稳定
- | 遵守 DDR2 的行业标准（JESD79-2B）
- | 接口上命令、读写数据全流水操作
- | 内存命令合并、排序提高整体带宽
- | 配置寄存器读写端口，可以修改内存设备的基本参数
- | 内建动态延迟补偿电路（DCC），用于数据的可靠发送和接收
- | 支持 33-177MHZ 工作频率



2.4.3 Nand Flash

- | 采用三星的 K9F1G08U0C-PCB0 存储芯片，容量达 128MB
- | 支持最大单颗 NAND FLASH 为 32Gbit
- | 共 4 个片选 CS
- | 数据宽度 8bit
- | 支持 SLC



2.4.4 LCD

- | 屏幕分辨率可达 1920*1080
- | 硬件光标
- | 伽玛校正
- | 最高像素时钟 172MHz
- | 支持线性显示缓冲
- | 上电序列控制
- | 支持 16 位/24 位 LCD，高达 1600 万色
- | 开发板使用 VGA DAC 芯片（ADV7125JSTZ240）转 1 个 VGA 接口

2.4.5 USB2.0

- | 共 4 个，通过 USB HUB（GL852G-MNG）扩展
- | 1 个独立的 USB2.0 的 HOST ports 及 PHY
- | 兼容 USB1.1 和 USB2.0
- | 内部 EHCI 控制和实现高速传输可达 480Mbps
- | 内部 OHCI 控制和实现全速和低速传输 12Mbps 和 1.5Mbps

2.4.6 AC97

- | AC97 音频接口（ALC203）
- | 具有 Line-out、Line-in、Mic-in 三种接口
- | 支持 16, 18 和 20 位采样精度，最高速率可达 48KHz（开发板使用 ALC203）
- | 支持麦克风输入
- | 三种接口分不同颜色，方便用户使用； LINE OUT、Line-in、Mic-in。

2.4.7 MAC

- | 两路 10/100Mbps 自适应以太网控制器
- | 双网卡均兼容 IEEE 802.3
- | 对外部 PHY（RTL8211E）实现 RMII 和 MII 接口
- | 半双工/全双工自适应
- | 半双工时，支持碰撞检测与重发（CSMA/CD）协议
- | 支持 CRC 校验码的自动生成与校验

2.4.8 SPI

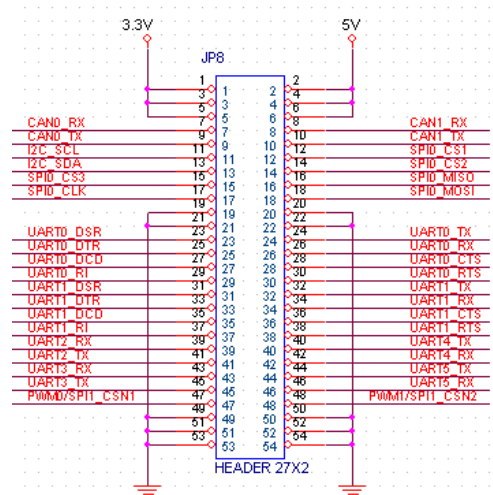
- | 支持 2 路 SPI 接口
- | 支持主从模式、系统启动
- | 极性和相位可编程的串行时钟
- | 可在等待模式下对 SPI 进行控制

2.4.9 UART

- | 集成 2 个全功能串口、4 个两线串口
- | 全双工异步数据接收/发送
- | 可编程的数据格式
- | 16 位可编程时钟计数器
- | 支持接收超时检测
- | 带仲裁的多中断系统

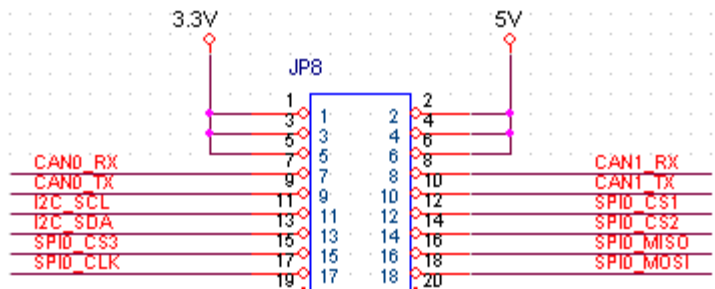
主板提供的 RS-232 串行通讯接口（CON8）为 DB9 接口，板上其他串口（JP8）为插针式接口需要使用转换电缆。

CON8 接口	Pin	Signal	Pin	Signal
	1	UART0_DCD	7	UART0_RTS
	2	UART0_RXD	8	UART0_CTS
	3	UART0_TXD	9	UART0_RI
	4	UART0_DTR	10	GND_EARTH
	5	GND	11	-
	6	UART0_DSR		

JP8 接口	Pin	Signal	Pin	Signal
	23	UART0_DSR	24	UART0_TX
	25	UART0_DTR	26	UART0_RX
	27	UART0_DCD	28	UART0_CTS
	29	UART0_RI	30	UART0_RTS
	31	UART1_DSR	32	UART1_TX
	33	UART1_DTR	34	UART1_RX
	35	UART1_DCD	36	UART1_CTS
	37	UART1_RI	38	UART1_RTS
	39	UART2_RX	40	UART4_TX
	41	UART2_TX	42	UART4_RX
	43	UART3_RX	44	UART5_TX
	45	UART3_TX	46	UART5_RX

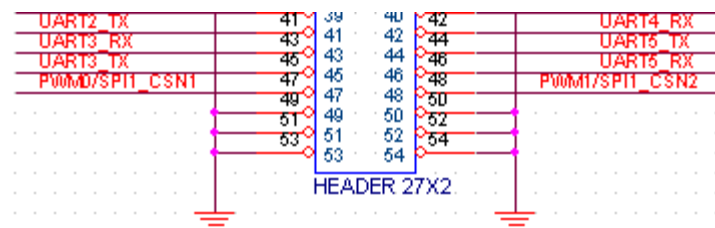
2.4.10 I2C

- 兼容 SMBUS (100Kbps)
- 与 PHILIPS I2C 标准相兼容
- 履行双向同步串行协议
- 只实现主设备操作
- 能够支持多主设备的总线
- 总线的时钟频率可编程
- 可以产生开始/停止/应答等操作
- 能够对总线的状态进行探测
- 支持低速和快速模式
- 支持 7 位寻址和 10 位寻址
- 支持时钟延伸和等待状态



2.4.11 PWM

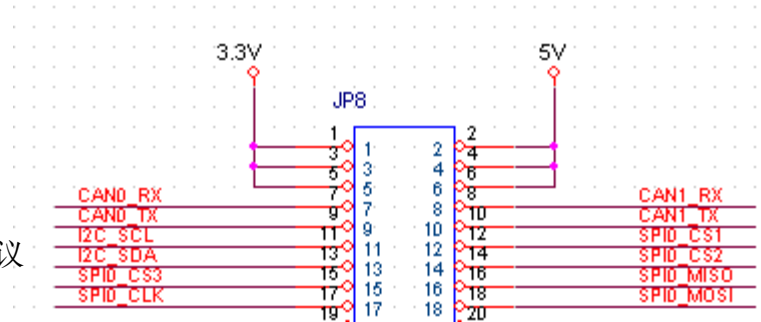
- 4 路独立 PWM
- 提供 4 路可配置 PWM 输出,
- 数据宽度 24 位



- | 定时器功能
- | 计数器功能

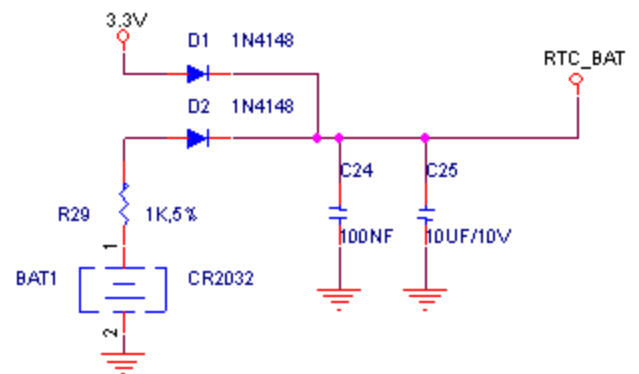
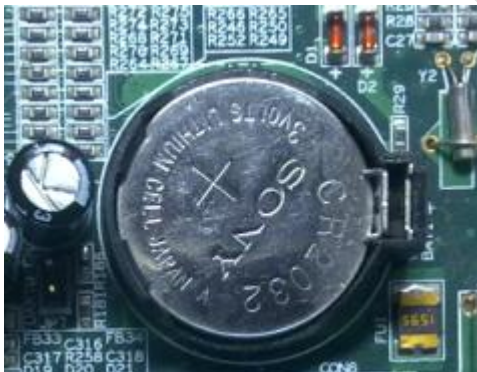
2.4.12 CAN 总线

- | 支持 2 个独立 CAN 总线接口
- | 每路 CAN 接口均支持 CAN2.0A/B 协议
- | 支持 CAN 协议扩展



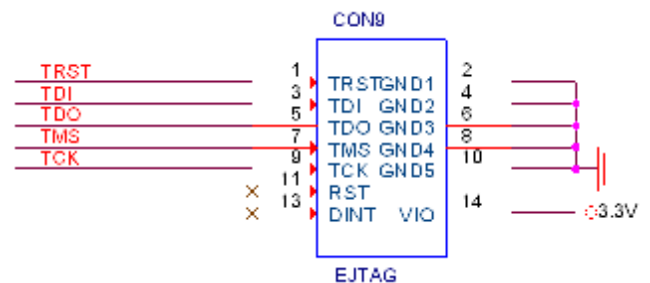
2.4.13 实时时钟 RTC

- | 硬件支持上电时采用系统电源，断电时使用备份电源
- | 计时精确到 0.1 秒
- | 可产生 3 个计时中断
- | 支持定时开关机功能

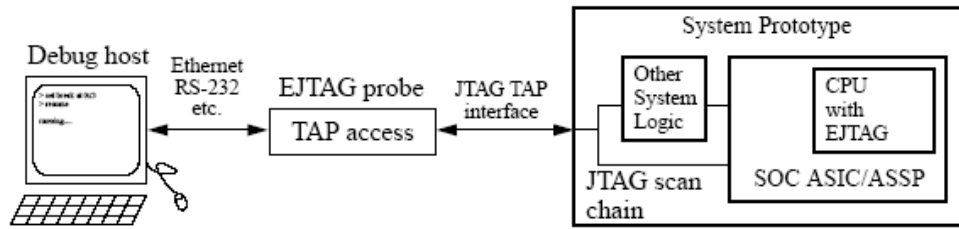


2.4.14 EJTAG 接口

- | LS1B 支持 Etag 调试
- | Etag 调试时连接方式方式如下图

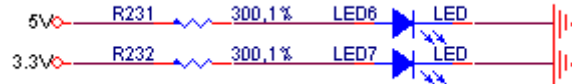


Setup of Debug System with EJTAG



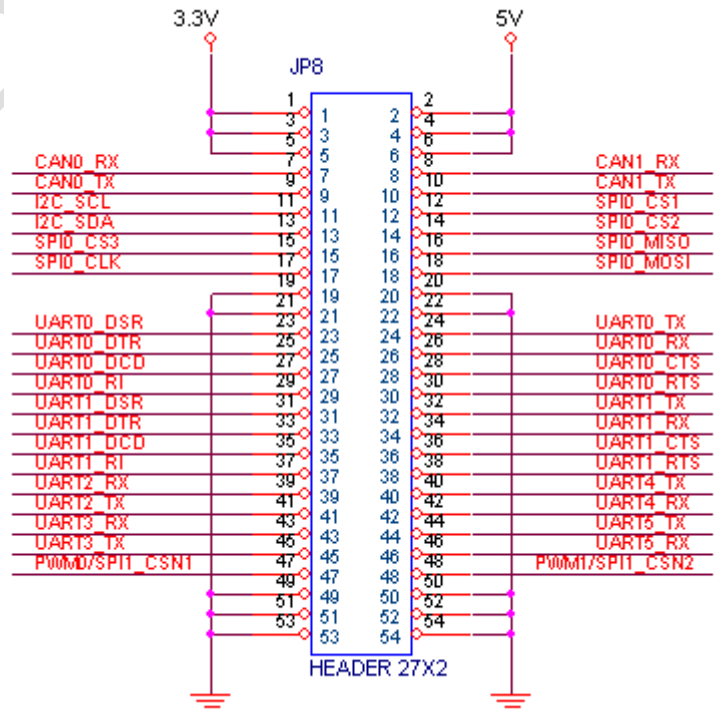
2.4.16 LED 系统指示灯

- I 两路独立的 3.3V (LED6) 和 5V (LED7) 电源指示灯



2.4.17 扩展插针功能描述

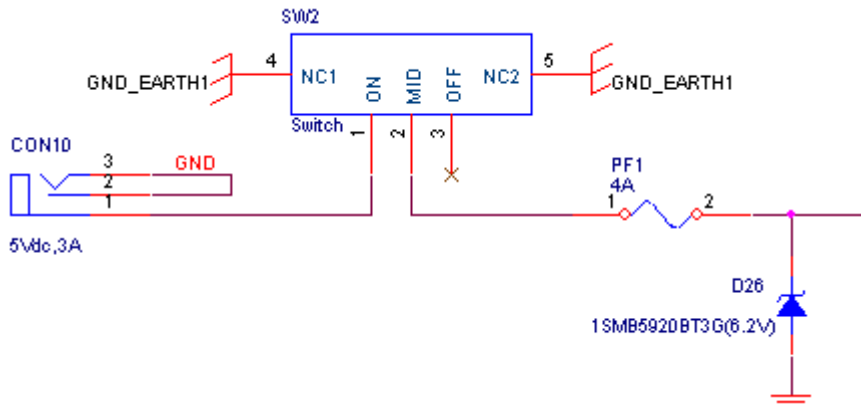
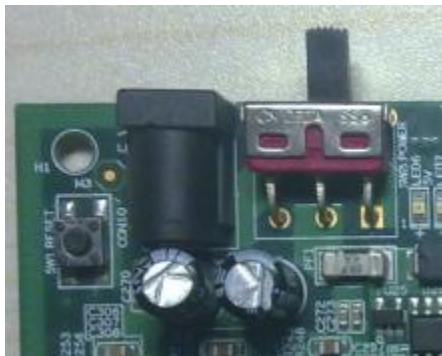
- I 扩展插针接口有丰富的常用接口:
- I 两路 CAN 接口
- I 一路 I2C 接口
- I 一路 SPI 总线 (3 个 CS)
- I 两路全功能 UART 接口
- I 四路单功能 UART 接口
- I 两路 PWM 接口



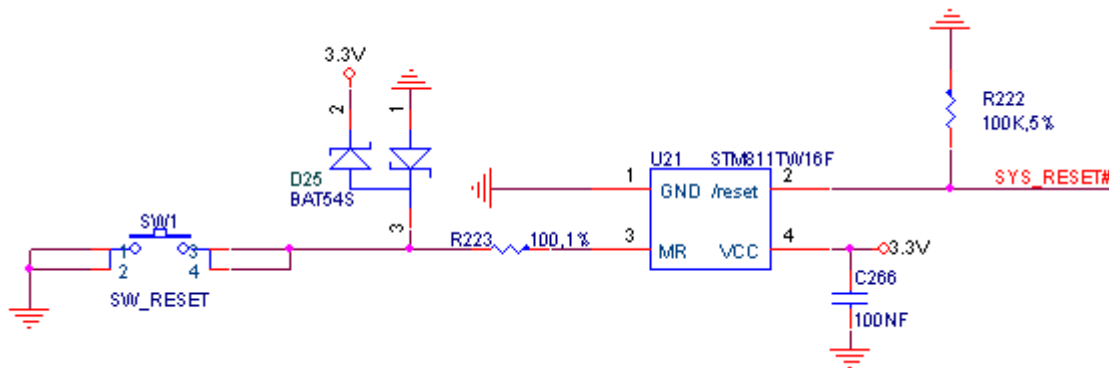
管脚	信号定义	管脚	信号定义
1	3.3V	2	5V
3	3.3V	4	5V
5	3.3V	6	5V
7	CAN0_RX	8	CAN1_RX
9	CAN0_TX	10	CAN1_TX
11	I2C_SCL	12	SPIO_CS1
13	I2C_SDA	14	SPIO_CS2
15	SPIO_CS3	16	SPIO_MISO
17	SPIO_CLK	18	SPIO_MOSI
19	GND	20	GND
21	GND	22	GND
23	UART0_DSR	24	UART0_TX
25	UART0_DTR	26	UART0_RX
27	UART0_DCD	28	UART0_CTS
29	UART0_RI	30	UART0_RTS
31	UART1_DSR	32	UART1_TX
33	UART1_DTR	34	UART1_RX
35	UART1_DCD	36	UART1_CTS
37	UART1_RI	38	UART1_RTS
39	UART3_DSR	40	UART4_TX
41	UART3_DTR	42	UART4_RX
43	UART3_DCD	44	UART5_TX
45	UART3_RI	46	UART5_RX
47	PWM0/SPI1_CSN1	48	PWM1/SPI1_CSN2
49	GND	50	GND
51	GND	52	GND
53	GND	54	GND

2.5 开发板硬件应用说明

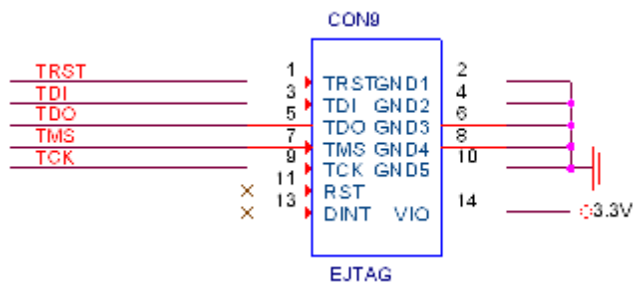
(1) 电源接口及电源开关（5V 直流输入，开关向右为 ON，反之为 OFF），有保险丝防止短路损坏后集电路。



(2) 系统复位按键，按下即可以实现系统复位，通过 D25 来钳位复位芯片的输入信号，防止按键复位过程中过大的电压波动给复位芯片造成损坏。



(3) E-JTAG 接口，接上 E-JTAG 则可进行在线调试。注：△符号指示位置为 1 脚，在接 Etag 线时注意不要接错。



(4) 主板复用跳线说明 (JP1, JP2, JP3)

FUNCTION	JP1	JP2	JP3
UART0 & 1	0	0	0
LCD	X	0	1
GMAC1	X	1	X
CAN	1	X	X

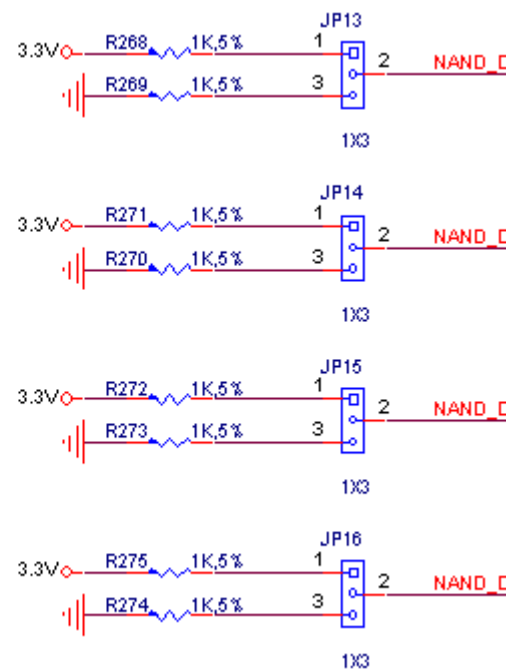
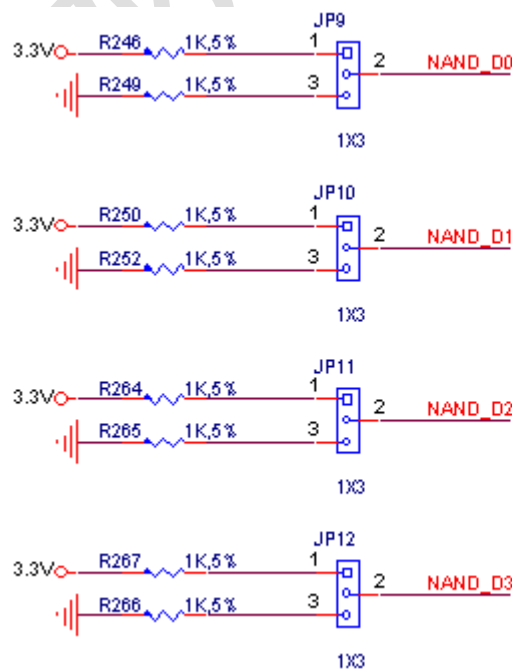
说明:

- 1) 如果 JP1 JP2 JP3 接口不接跳线帽, 则默认电路为 UART0 和 UART1 输出;
- 2) 如果 JP2 不接跳线帽, JP3 接跳线帽, 则电路为 LCD 信号输出;
- 3) 如果 JP2 接跳线, 则电路为 GMAC1 信号输出;
- 4) 如果 JP1 接跳线, 则电路为 CAN 信号输出;

注: 关于 1B 芯片更详细的复用说明, 请查看 Loongson1B processor user manual: 最新的用户手册可以到我们网站下载最新的手册:

<http://www.loongson.cn/dev/ftp/doc/01user%20manual/loongson1b/>

(5) 系统主频设置



说明:

NAND_D6(JP15)设置为高电平时 CPU_clk 和 DDR2_clk 的频率为 33Mhz, 这时 JP9-JP14 不起作用。

NAND_D6(JP15)设置为低电平时 CPU_clk 和 DDR2_clk 的频率可以通过 JP9-JP14 进行设置。

频率设置公式为: $\text{CPU_clk} = \text{DDR2_clk} = (\text{NAND_D}[5:0] + 12) * 334\text{MHz}$

如: JP9-J14 都设置为低电平, 即 NAND_D[5:0]=0, 则 CPU_clk = DDR2_clk = 99MHz

NAND_D[5:0]	倍频值	CPU 和 DDR2 频率
000000	0	99MHz
000001	1	107MHz
000010	2	115MHz
000011	3	123MHz
000100	4	
000101	5	
000110	6	
000111	7	
001000	8	
001001	9	

注意: 以上是通过硬件设置 CPU 和 DDR2 频率, 系统复位启动过程中, CPU 和 DDR 频率相同。PMON 的启动文件里通过软件对 CPU 和 DDR2 频率进行了重新设置, 以上的硬件设置的频率只在 CPU 和 DDR2 频率还没初始化前起作用。

第三章 1B 开发板使用说明

3.1 开发板快速上手指南

3.1.1 外部接口的连线

- Ø 请使用我们提供的 5V 2A 电源适配器连接到开发板上电源输入插座
- Ø 使用我们提供的直连串口线连接到板上标准 9 针的串口 0 与 PC 机的串口
- Ø 使用我们提供的直连网线连接板上与 PC 机上的网口
- Ø 如果有液晶显示屏, 按照正确的方向与板上的 LCD 接口连接好数据线
- Ø 如果有音箱或耳机, 把其插头连接到板上的音频输出接口

注意: 有的用户使用 USB 转串口线来扩展串口, 但是有些 USB 转串口线会出现乱码现象。请使用我们提供或推荐的 USB 转串口线。

3.1.2 以下接软件部分

龙芯中科